

INDICE GENERALE

PREFAZIONE	XI
PREFAZIONE ALL'EDIZIONE ITALIANA	XV

Capitolo 1 - INTRODUZIONE	3
1.1 LINGUAGGI, LIVELLI E MACCHINE VIRTUALI	5
1.2 LA STRUTTURA A LIVELLI DELLE MACCHINE ODIERNE	6
1.3 EVOLUZIONE DELLE MACCHINE A PIÙ LIVELLI	10
1.4 HARDWARE, SOFTWARE E MACCHINE A PIÙ LIVELLI	13
1.5 PIETRE MILIARI NELL'ARCHITETTURA DEI CALCOLATORI	15
1.5.1 La generazione zero - calcolatori meccanici (1642 - 1945)	15
1.5.2. La prima generazione - i tubi a vuoto (1945 - 1955)	18
1.5.3. La seconda generazione - i transistor (1955-1965)	21
1.5.4. La terza generazione - i circuiti integrati (1965-1980)	23
1.5.5 La quarta generazione - I Personal computer e la VLSI (1980-1999?)	24
1.5.6. La famiglia Intel	26
1.5.7. La famiglia Motorola	28

1.6 STRUTTURA DEL LIBRO	30
-------------------------	----

Capitolo 2 - L'ORGANIZZAZIONE DEI SISTEMI DI ELABORAZIONE 35

2.1. I PROCESSORI	35
2.1.1 Esecuzione delle istruzioni	36
2.1.2. L'organizzazione della CPU	38
2.1.3. Esecuzione di istruzioni in parallelo	40
2.2 LA MEMORIA	44
2.2.1 I bit	45
2.2.2 Indirizzi di memoria	45
2.2.3. Ordinamento dei byte	47
2.2.4. Codici con correzione degli errori	49
2.2.5 La memoria secondaria	52
2.3 INPUT/OUTPUT	59
2.3.1 I terminali	62
2.3.2 I modem	66
2.3.3 Il mouse	70
2.3.4 Le stampanti	71
2.3.5 La codifica dei caratteri	75

Capitolo 3 - IL LIVELLO DELLA LOGICA DIGITALE 83

3.1 LE PORTE E L'ALGEBRA BOOLEANA	83
3.1.1. Le porte	84
3.1.2 L'algebra booleana	86
3.1.3 L'Implementazione delle funzioni booleane	87
3.1.4 L'equivalenza dei circuiti	90
3.2 I CIRCUITI LOGICI DIGITALI DI BASE	93
3.2.1 I circuiti integrati	93
3.2.2 I circuiti combinatori	96
3.2.3 I circuiti aritmetici	102
3.2.4 I clock (orologi)	106
3.3 LA MEMORIA	108
3.3.1 I latch (o bistabili)	108
3.3.2 I flip flop e i registri	110
3.3.3 Organizzazione della memoria	112

3.3.4 Proprietà della memoria	116
3.4 I MICROPROCESSORI E I BUS	119
3.4.1 I microprocessori	119
3.4.2 I bus dei calcolatori	121
3.4.3 I bus sincroni	124
3.4.4 I bus asincroni	127
3.4.5 L'arbitraggio del bus	128
3.4.6 Gestione degli interrupt	132
3.5 ESEMPI DI MICROPROCESSORI	133
3.5.1 I microprocessori della Intel 8088/80286/80386	133
3.5.2 I microprocessori della Motorola 68000/68020/68030	141
3.5.3 Confronto tra l'80386 e il 68030	143
3.6 ESEMPI DI BUS	144
3.6.1 Il bus del PC IBM	146
3.6.2 Il bus del PC/AT IBM	150
3.6.3 Il bus VME	151
3.7 L'INTERFACCIAMENTO	157
3.7.1 I chip di I/O	159
3.7.2 Decodifica di indirizzo	160

Capitolo 4 - IL LIVELLO DELLA MICROPROGRAMMAZIONE 171

4.1 RIPASSO DEL LIVELLO DELLA LOGICA DIGITALE	172
4.1.1 I registri	172
4.1.2 I bus	173
4.1.3 I multiplexer e i decodificatori	175
4.1.4 Le ALU e gli shifter	175
4.1.5 I clock	177
4.1.6 La memoria centrale	178
4.1.7 L'assemblaggio dei componenti	179
4.2 UN ESEMPIO DI MICROARCHITETTURA	180
4.2.1 Il cammino dei dati	180
4.2.2 Microistruzioni	183
4.2.3 La sincronizzazione delle microistruzioni	185
4.2.4 L'ordine di esecuzione delle microistruzioni	187

4.3 UN ESEMPIO DI MACROARCHITETTURA	188
4.3.1 Gli stack (pile)	188
4.3.2 L'insieme delle macroistruzioni	194
4.4 UN ESEMPIO DI MICROPROGRAMMA	197
4.4.1 Il micro assembler	197
4.4.2 L'esempio di microprogramma	199
4.4.3 Osservazioni sul microprogramma	202
4.4.4 Uno sguardo in prospettiva	203
4.5 LA PROGETTAZIONE DEL LIVELLO DELLA MICROPROGRAMMAZIONE	204
4.5.1 Microprogrammazione orizzontale o verticale	204
4.5.2 La nanoprogrammazione	209
4.5.3 Miglioramento delle prestazioni	213
4.5.4 La pipeline	215
4.5.5 La memoria cache	219
4.6 ESEMPI DEL LIVELLO DELLA MICROPROGRAMMAZIONE	225
4.6.1 La microarchitettura dell'Intel 8088	226
4.6.2 La microarchitettura del Motorola 68000	230

Capitolo 5 - IL LIVELLO DELLA MACCHINA STANDARD 241

5.1 ESEMPI DI LIVELLO DELLA MACCHINA STANDARD	241
5.1.1 La famiglia Intel 8088/80286/80386	242
5.1.2 La famiglia Motorola 68000/68020/68030	255
5.1.3 Confronto tra l'80386 e il 68030	262
5.2 I FORMATI DELLE ISTRUZIONI	263
5.2.1 Criteri di progettazione per i formati delle istruzioni	264
5.2.2 Espansione dei codici operativi	266
5.2.3 Esempi di formati di istruzioni	268
5.3 L'INDIRIZZAMENTO	273
5.3.1 L'indirizzamento immediato	274
5.3.2 L'indirizzamento diretto	274
5.3.3 L'indirizzamento tramite registri	275
5.3.4 L'indirizzamento indiretto	275
5.3.5 Uso di indici	276
5.3.6 L'indirizzamento di stack	278
5.3.7 Esempi di indirizzamento	284

5.3.8 Discussione sulle modalità di indirizzamento	295
5.4 TIPI DI ISTRUZIONI	296
5.4.1 Le istruzioni per il movimento dei dati	297
5.4.2 Le operazioni diadiche	297
5.4.3 Operazioni monadiche	299
5.4.4 Confronti e salti condizionati	300
5.4.5 Istruzioni per la chiamata di procedure	303
5.4.6 Il controllo dei cicli	303
5.4.7 L'input/output	305
5.5 IL FLUSSO DI CONTROLLO	311
5.5.1 Il flusso di controllo sequenziale e i salti	311
5.5.2 Le procedure	311
5.5.3 Le coroutine	317
5.5.4 I trap	321
5.5.5 Gli interrupt	322

Capitolo 6 - IL LIVELLO DEL SISTEMA OPERATIVO 333

6.1 LA MEMORIA VIRTUALE	335
6.1.1 La paginazione	336
6.1.2 Meccanismi di paginazione	338
6.1.3 La paginazione su richiesta e il modello del working set	344
6.1.4 Politiche per la sostituzione delle pagine	346
6.1.5 La dimensione della pagina e la frammentazione	348
6.1.6 La segmentazione	349
6.1.7 Implementazione della segmentazione	353
6.1.8 La memoria virtuale MULTICS	355
6.1.9 La memoria virtuale nell'80386 Intel	359
6.1.10 Memoria virtuale sul 68030 Motorola	364
6.1.11 Confronto tra l'80386 e il 68030	367
6.2. ISTRUZIONI PER L'I/O VIRTUALE	369
6.2.1 I file sequenziali	369
6.2.2 I file ad accesso casuale	371
6.2.3 Implementazione delle istruzioni per l'I/O virtuale	372
6.2.4 Le istruzioni per la gestione delle directory	376
6.3 LE ISTRUZIONI VIRTUALI USATE NELL'ELABORAZIONE IN PARALLELO	378
6.3.1 La creazione dei processi	378

6.3.2 Le race condition (o condizioni della corsa)	380
6.3.3 Sincronizzazione dei processi: i semafori	383
6.4 ESEMPI DI SISTEMI OPERATIVI	387
6.4.1 Esempi di memoria virtuale	389
6.4.2 Esempi di I/O virtuale	391
6.4.3 Esempi di gestione dei processi	402
6.4.4 Confronto tra UNIX e OS/2	405
<hr/>	
Capitolo 7 - IL LIVELLO DEL LINGUAGGIO ASSEMBLER	415
7.1 INTRODUZIONE AL LINGUAGGIO ASSEMBLER	416
7.1.1 Che cos'è il linguaggio Assembler?	416
7.1.2 Formato di una istruzione nel linguaggio Assembler	417
7.1.3 Confronto tra linguaggi Assembler e linguaggi ad alto livello	419
7.1.4 La messa a punto dei programmi	420
7.2 IL PROCESSO DI ASSEMBLAGGIO	422
7.2.1 Gli assembler a due passi	423
7.2.2 Primo passo	423
7.2.3 Secondo passo	429
7.2.4 La tabella dei simboli	430
7.3 LE MACRO	432
7.3.1 Definizione, chiamata ed espansione di macro	432
7.3.2 Le Macro con parametri	434
7.3.3 Implementazione delle macro in un assembler	435
7.4 IL LINK (COLLEGAMENTO) E IL CARICAMENTO	436
7.4.1 I compiti del linker	437
7.4.2 La struttura di un modulo oggetto	440
7.4.3 I tempi di bind e rilocazione dinamica	441
7.4.4 Il link dinamico	445
<hr/>	
Capitolo 8 - ARCHITETTURE DI CALCOLATORI AVANZATE	453
8.1 LE MACCHINE RISC	453
8.1.1 L'evoluzione dell'architettura dei calcolatori	454
8.1.2 Principi per la progettazione delle macchine RISC	458
8.1.3 L'uso dei registri	466
8.1.4 Il grande dibattito su RISC e CISC	472

8.1.5 Un esempio di architettura RISC: SPARC	480
8.1.6 Un secondo esempio RISC: MIPS	494
8.2 ARCHITETTURE PARALLELE	509
8.2.1 Panoramica sui calcolatori paralleli	510
8.2.2 I calcolatori MIMD a memoria disgiunta	516
8.2.3 I multiprocessori con memoria condivisa per mezzo di bus	521
8.2.4 I multiprocessori MIMD a memoria condivisa a più livelli	528
8.2.5 I calcolatori paralleli SIMD e la Connection Machine	535
8.2.6 I calcolatori SIMD vettoriali	543
8.2.7 I calcolatori a flusso di dati	548

Capitolo 9 - LETTURE E BIBLIOGRAFIA	561
--	------------

9.1. SUGGERIMENTI PER ALTRE LETTURE	561
9.1.1. Introduzione e lavori generali	561
9.1.2. L'organizzazione dei sistemi di elaborazione	562
9.1.3. Il livello della logica digitale	563
9.1.4. Il livello della microprogrammazione	563
9.1.5. Il livello di macchina standard	564
9.1.6. Il livello del sistema operativo	564
9.1.7. Il livello del linguaggio Assembler	565
9.1.8. Architetture avanzate	565
9.1.9. Numeri binari e in virgola mobile	567
9.2 BIBLIOGRAFIA ALFABETICA	568

Appendice A - NUMERI BINARI	581
------------------------------------	------------

A.1 NUMERI A PRECISIONE FINITA	581
A.2 SISTEMI DI NUMERAZIONE POSIZIONALI	583
A.3 CONVERSIONI DA UNA BASE ALL'ALTRA	585
A.4 NUMERI BINARI NEGATIVI	587
A.5 L'ARITMETICA BINARIA	590

Appendice B - NUMERI IN VIRGOLA MOBILE (FLOATING-POINT)	595
--	------------

B.1 FONDAMENTI DELLA VIRGOLA MOBILE	596
B.2 LO STANDARD 754 IEEE PER I NUMERI IN VIRGOLA MOBILE	599